

【概要】

本サンプルデザインの機能及び動作を説明します。本サンプルデザインは、単精度 (32 ビット) 浮動小数点数 a と b に対して、複数サイクルで $a + b$ または、 $a - b$ の演算を行う回路です。実際の演算の内容は、 a と b の符号によって決まりますので、FADD.nsl と FSUB.nsl の違いは、符号から演算の種類を決定する部分だけです。浮動小数点数のフォーマットは IEEE 754 の単精度 (binary32) に基本的に準拠していますが、仮数部の最下位桁の正確さや、オーバーフロー (無限大)、アンダーフロー (非正規数)、非数 (NaN) といった場合の処理について、IEEE 754 に厳密に従った結果を返すものではありません。浮動小数点演算の動作理解のためのモデルとして提供するもので、実際のアプリケーションでの使用には十分な検証を行ってください。

【ファイルデータ】

(1) FADD_Easy.zip ... zip 圧縮ファイル

FADD_Easy/

NSL/ ... NSL ソース記述フォルダ

FADD.nsh ... 加算モジュールの入出力の宣言

FADD.nsl ... 加算モジュールの動作の定義

faddsub_prienc.nsh ... プライオリティエンコーダモジュールの入出力の宣言

faddsub_prienc.nsl ... プライオリティエンコーダモジュールの動作の定義

toplevel.nsl ... テストパターン(「テストパターン」の節で解説)

Verilog/ ... NSL Core による変換出力フォルダ(変換例を収録)

FADD.v

(2) FSUB_Easy.zip ... zip 圧縮ファイル

FSUB_Easy/

NSL/ ... NSL ソース記述フォルダ

FADD.nsh ... 減算モジュールの入出力の宣言

FADD.nsl ... 減算モジュールの動作の定義

faddsub_prienc.nsh ... プライオリティエンコーダ(FADD のものと全く同じ)

faddsub_prienc.nsl

toplevel.nsl ... テストパターン

Verilog/ ... NSL Core による変換出力フォルダ

FSUB.v

【デザイン】

1. モジュール名

- (1) FADD.nsl : fl_addsub 単精度 (32 ビット) 浮動小数点の加算機能
- (2) FSUB.nsl : fl_addsub 単精度 (32 ビット) 浮動小数点の減算機

2. インタフェース

(数値のフォーマットについては「補足」の節を参照)

入力信号

- p_reset : NSL 処理系が生成するリセット入力
- m_clock : NSL 処理系が生成するクロック入力
- fl_a_in[32] : 単精度浮動小数点数 a の入力
- fl_b_in[32] : 単精度浮動小数点数 b の入力
- exec(fl_a_in, fl_b_in) : 演算開始を指示するワンショットの入力です。これをアクティブにすると同時に、入力値も設定すること。

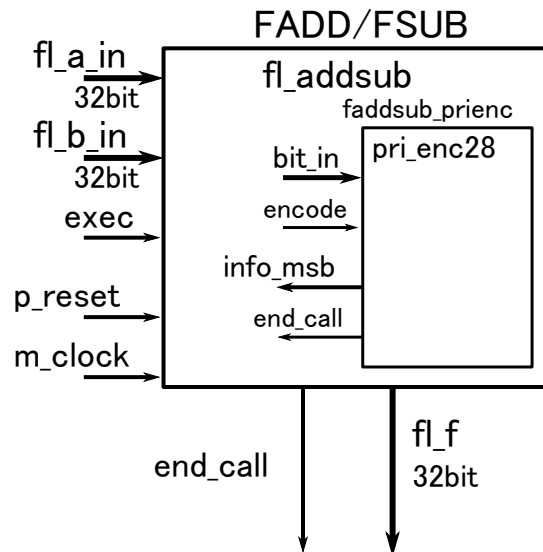
出力信号

- end_call : 演算が終了するとアクティブになります。その後再度 exec が入力されて演算を開始すると非アクティブ。
- fl_f[32] : 演算結果の出力です。end_call がアクティブである間、有意な値を出力。

3. 基本動作

fl_in_a と fl_in_b に入力値を設定すると同時に、exec を 1 クロックの間アクティブにしてください。次のクロックから演算を開始します。入力値を持続して設定し続ける必要はありません。
演算には複数クロックの時間がかかります。演算中は、end_call の出力が非アクティブになっています。演算が終わると、end_call の出力がアクティブになります。この時、fl_f に演算結果が出力されています。

4. ブロック図



5. 補足

IEEE 754 単精度浮動小数点数のフォーマットは以下の通り(詳細は IEEE 754 を参照)。

符号(1)	指数部(8)	仮数部(23)
31	30 : 23	22 : 0

指数部はアクセス 127(いわゆるゲタ履き表現)です。たとえば指数が 2^1 の時 128 (0b10000000)になります。また、仮数部は通常(0 や非正規数でない場合)いわゆるケチ表現ですので、存在している 23 ビットの桁の上に、暗黙の 1 のビットがあるものとして数を表現しています。

【シミュレーション】

1. テストパターン

toplevel.nsl 内にテストパターンが記述されています。

a に自然対数の底(2.71828...)、b に円周率(3.14159...)の値を与えて、それぞれの演算を行うサンプルです。演算が終了すると、_display システムタスクで結果を出力します。

【注意点】

IEEE 754 に厳密に従った結果を返すものではありません。

【改版履歴(Revision History)】

版数(Version)	日付(Date)	内容(Content)
V.1.0	2013 年 4 月 17 日	初版リリース